

## DAFTAR ISI

LEMBAR PENGESAHAN .....	ii
PERNYATAAN.....	iii
PRAKATA .....	v
ARTI LAMBANG dan SINGKATAN .....	vii
ABSTRACT.....	xi
INTISARI .....	xii
DAFTAR ISI.....	xiii
DAFTAR GAMBAR .....	xv
DAFTAR TABEL .....	xx
BAB I PENDAHULUAN.....	1
1.1 Latar Belakang .....	1
1.2 Perumusan Masalah .....	4
1.3 Keaslian Penelitian.....	4
1.4 Tujuan Penelitian .....	5
1.5 Manfaat Penelitian .....	6
1.6 Sistematika Penulisan .....	6
BAB II TINJAUAN PUSTAKA dan LANDASAN TEORI.....	8
2.1. Tinjauan Pustaka .....	8
2.1.1. Implementasi Modulator pada FPGA.....	11
2.1.2. Skema Modulator $\pi/4$ -DQPSK.....	15
2.1.3. Konsep Dasar Desain Modulator yang Dibandingkan .....	17
2.2. Landasan Teori .....	22
2.2.1. Modulasi Digital .....	22
2.2.2. Modulasi Tipe Shift Keying .....	29
2.2.3. Modulasi Binary-PSK dan Quadrature-PSK .....	32
2.2.4. Modulasi-Demodulasi $\pi/4$ – Differential Quadrature PSK .....	39
2.2.5. Additive White Gaussian Noise dan Bit Error Rate (BER).....	46
2.2.6. Numerically-controlled Oscillator (NCO).....	54
2.2.7. Uji Hipotesis Sampel Ganda .....	57
2.2.8. Statistik Sleuth.....	58
2.3 Hipotesis .....	59
BAB III METODOLOGI.....	60
3.1. Alat dan Bahan.....	60
3.1.1. Alat .....	61
3.1.2. Bahan.....	63
3.2 Jalannya Penelitian.....	64
3.3. Pelaksanaan Penelitian .....	68
3.3.1. Perancangan Simulasi Modulator $\pi/4$ -DQPSK .....	68
3.3.2. Perancangan Implementasi Modulator $\pi/4$ -DQPSK pada FPGA....	82
3.3.3. Penerapan FPGA-in-the-Loop pada Implementasi FPGA .....	90
3.3.4. Perancangan Demodulator $\pi/4$ -DQPSK .....	92
3.3.5. Perbandingan Sinyal dan Perhitungan Bit-Error-Rate .....	93

3.3.6. Perancangan Proses Pengambilan Data Analisis dari Sistem.....	94
3.4. Metode Analisis .....	96
3.4.1. Validasi dan Evaluasi Sinyal Keluaran Modulator .....	97
3.4.2. Analisis Uji Kinerja BER Terhadap SNR.....	98
3.4.3. Deteksi Resource FPGA dan Analisis Konsumsi Daya.....	101
BAB IV HASIL DAN PEMBAHASAN .....	102
4.1. Validasi Sub-sistem dan Evaluasi Sinyal Keluaran Termodulasi.....	102
4.1.1. Validasi Sub-sistem Modulator Simulasi dan FPGA.....	102
4.1.2. Evaluasi Sinyal Keluaran Termodulasi Simulasi dan FPGA.....	111
4.2. Analisis Kinerja Bit Error Rate (BER) Terhadap SNR ( $E_b/N_0$ ).....	119
4.2.1 Uji Statistik Hipotesis Z Terhadap Data BER.....	123
4.3. Analisis Penggunaan Resource FPGA dan Konsumsi Daya.....	131
4.3.1. Perbandingan Penggunaan Resource FPGA .....	131
4.3.2. Analisis Konsumsi Daya dengan PowerPlay Analyzer.....	135
4.3.3. Analisis Penggunaan Blok Hardware FPGA .....	140
BAB V KESIMPULAN DAN SARAN.....	144
5.1. Kesimpulan .....	144
5.2. Saran .....	145
DAFTAR PUSTAKA .....	146
LAMPIRAN.....	L-1