

## ABSTRACT

*Inverters used in Indonesian trains still use 2 level 3 phase inverters. This has the disadvantage that the voltage level is still low, the THD value is quite large, the filter size used is relatively larger and heavier so it is less efficient. Meanwhile, the Static Inverter (SIV) output is a wave that changes so it is difficult to control. In this research, 3 level 3 phase inverters will be designed. The design and implementation consider the Sinusoidal Pulse Width Modulation (SPWM) method, so that the resulting output signal can be better with a small distortion value. SIV output is controlled by decomposition of ABC to DQ with the aim that the output signal can be used as input on the Proportional-Integral-Derivative (PID) control system.*

*The study uses 4 scenarios, taking into account the values of  $K_p$  and  $K_i$  as well as the voltage regulation time ( $V_{dc}$ ). The results show that the fourth scenario has the fastest response because the DC-link is set to maximum and when raised the integral constant can accelerate the system switching period. THD value generated by 3 level 3 phase inverters is also better that is equal to 2.43% with 5 levels of voltage levels  $V_{dc}$ ,  $V_{dc} / 2$ , 0,  $-V_{dc} / 2$ , and  $-V_{dc}$ . Whereas the 2 level 3 phase inverter produces a THD value of 4.2% with 3 levels of voltage levels namely  $V_{dc}$ , 0 and  $-V_{dc}$ .*

*Keywords: inverter, control system, SPWM, total harmonic distortion.*

## INTISARI

Inverter yang digunakan di kereta api Indonesia masih menggunakan inverter *2 level 3 phase*. Hal ini memiliki kekurangan yakni tingkat tegangan masih rendah, nilai THD cukup besar, ukuran *filter* yang digunakan relatif lebih besar dan berat sehingga kurang efisien. Sedangkan, untuk keluaran *Static Inverter* (SIV) merupakan gelombang yang berubah-ubah sehingga sulit dikendalikan. Pada penelitian ini akan dirancang inverter *3 level 3 phase*. Rancangan dan implementasi mempertimbangkan metode *Sinusoidal Pulse Width Modulation* (SPWM), sehingga sinyal keluaran yang dihasilkan bisa lebih baik dengan nilai distorsi yang kecil. Keluaran SIV dikendalikan dengan dengan dekomposisi ABC to DQ dengan tujuan agar sinyal keluaran dapat dijadikan sebagai masukan pada sistem pengendali *Proportional-Integral-Derivatif* (PID).

Penelitian menggunakan 4 skenario, dengan mempertimbangkan nilai  $K_p$  dan  $K_i$  serta waktu pengaturan tegangan ( $V_{dc}$ ). Hasil menunjukkan skenario keempat memiliki respon yang paling cepat karena *DC-link* diatur maksimum dan saat dinaikkan konstanta integral mampu mempercepat masa peralihan sistem. Nilai THD yang dihasilkan inverter *3 level 3 phase* juga lebih baik yaitu sebesar 2.43% dengan 5 tingkat *level* tegangan  $V_{dc}$ ,  $V_{dc}/2$ , 0,  $-V_{dc}/2$ , dan  $-V_{dc}$ . Sedangkan pada inverter *2 level 3 phase* menghasilkan nilai THD sebesar 4.2% dengan 3 tingkat *level* tegangan yaitu  $V_{dc}$ , 0, dan  $-V_{dc}$ .

Kata kunci : *inverter*, sistem kendali, SPWM, *total harmonic distortion*.