

DAFTAR ISI

HALAMAN JUDUL	i
LEMBAR PENGESAHAN	ii
LEMBAR PERNYATAAN	iii
MOTTO	iv
PERSEMBAHAN.....	iv
PRAKATA	v
DAFTAR ISI.....	vii
DAFTAR GAMBAR.....	ix
DAFTAR TABEL	xi
ABSTRACT	xii
INTISARI	xiii
BAB I PENDAHULUAN.....	1
1.1 Latar Belakang	1
1.2 Maksud dan Tujuan.....	2
1.3 Rumusan Masalah	2
1.4 Batasan Masalah.....	2
1.5 Metode Pengumpulan Data	3
1.6 Sitematika Penulisan Laporan.....	3
BAB II DASAR TEORI.....	5
2.1 Panel Hubung Tegangan Menengah (<i>Switchgear</i>).....	5
2.2 Load Shedding	10
2.3 Festo Fluidsim.....	17
BAB III SISTEM <i>INTERLOCK</i> DENGAN <i>UNDER FREQUENCY RELAY</i>	19
3.1 Blok Diagram Sistem <i>Load Shedding</i>	19
3.2 Spesifikasi Panel	20
3.3 <i>Under Frequency Relay</i> dengan 7SR220.....	22
3.4 Rangkaian Skematik Sistem <i>Load Shedding</i>	26
3.5 <i>Setting Under Frequency Relay</i> pada Panel Bus VT	29

3.6 <i>Setting Under Frequency Relay 7SR220 Menggunakan Reydisp Evolution</i>	31
3.7 Merancang Rangkaian Simulasi pada Aplikasi Festo Fluidsim.....	33
BAB IV HASIL SIMULASI DAN PEMBAHASAN KINERJA SISTEM	
<i>INTERLOCK LOAD SHEDDING</i>	36
4.1 Sistem <i>Interlock Load Shedding</i>	36
4.2 Simulasi Sistem <i>Load Shedding</i>	37
4.3 Rangkaian Simulasi dengan <i>Timer on Delay</i> dan Fungsi Reset	45
BAB V PENUTUP	46
5.1 Kesimpulan	46
5.2 Saran.....	47
DAFTAR PUSTAKA	48
LAMPIRAN	