

**ANALISIS PENGARUH ARSITEKTUR BLOK-BLOK FUNGSI
TERHADAP NILAI *LATENCY* DAN *JITTER*
PADA IMPLEMENTASI STANDAR IEC 61499**

Oleh

Anugerah Nuri Satria
14/363458/TK/41575

Diajukan kepada Departemen Teknik Nuklir dan Teknik Fisika Fakultas Teknik
Universitas Gadjah Mada pada tanggal Juni 2018
untuk memenuhi sebagian persyaratan untuk memperoleh derajat
sarjana S-1 Program Studi Teknik Fisika

INTISARI

Industri manufaktur dihadapkan dengan meningkatnya tuntutan untuk menciptakan produksi yang fleksibel sehingga produk dapat menyesuaikan keinginan konsumen. Hal ini merupakan dampak dari tren revolusi industri 4.0 yang mempersyaratkan adanya *Cyber Physical System* (CPS). Dengan mengadopsi CPS, maka lingkungan produksi di industri berubah menjadi era *Cyber Physical Production System* (CPPS). Salah satu ide dalam CPS yang diadopsi untuk proses produksi adalah seluruh perangkat kontrol produksi memiliki sistem yang terdesentralisasi. Untuk mewujudkan sistem kontrol yang terdesentralisasi, maka diperlukan standar khusus yang menunjang seperti IEC 61499 yang merupakan standar baru untuk pemrograman di industri. Pada penelitian ini, dilakukan analisis pengaruh variasi blok-blok fungsi IEC 61499 terhadap nilai *latency* dan *jitter* untuk mengetahui performansi dari sistem berbasis IEC 61499.

Analisis sistem IEC 61499 pada penelitian ini dilakukan dengan melihat pengaruh variasi blok-blok fungsi terhadap nilai *latency* dan *jitter* menggunakan metode uji statistik. Dengan menggunakan ANOVA didapatkan nilai sebesar 0,612 yang mana nilai tersebut lebih tinggi dari nilai signifikansi sebesar 0,01 sehingga dapat diketahui bahwa variasi blok-blok fungsi IEC 61499 tidak berpengaruh terhadap nilai *latency* sistem. Untuk variabel *jitter*, nilai *jitter* diperoleh dari standar deviasi data *latency* masing-masing skema. Secara berurutan diperoleh standar deviasi untuk skema 1, 2 dan 3 sebesar 0,724 s, 0,882 s dan 0,773s. Dari hasil yang diperoleh, diketahui bahwa ketiga skema tidak memiliki perbedaan nilai *jitter* yang cukup jauh sehingga dapat dikatakan tidak ada pengaruh variasi blok-blok fungsi terhadap nilai *jitter*.

Kata kunci: *industri 4.0, jitter, latency, IEC 61499.*

Pembimbing Utama: Dr.-Ing. Awang N. I. Wardana, S.T., M.T., M.Sc.

Pembimbing Pendamping: Ir. Agus Arif, M.T.

ARCHITECTURE EFFECT ANALYSIS OF FUNCTION BLOCKS ON JITTER AND LATENCY VALUES IN IMPLEMENTATION OF IEC 61499 STANDARD

by

Anugerah Nuri Satria
14/363458/TK/41575

Submitted to the Department of Nuclear Engineering and Engineering Physic
Faculty of Engineering Universitas Gadjah Mada on June 2018
in partial fulfillment of the Degree of
Bachelor of Engineering in Engineering Physics

ABSTRACT

The manufacturing industry faced with increasing demands to create flexible production so that the resulting product becomes more individualistic. This is the impact of the industry revolution 4.0 trend that requires the existence of Cyber Physical System (CPS). By adopting CPS, then production environment at the industry turned into the era of Cyber Physical Production System (CPPS). One of the ideas in the CPS that was adopted for the production process was that the entire production device had a decentralized control system. To realize a decentralized control system, there is a need for special supporting standards such as IEC 61499 which is a new standard for PLC programming. In this research, the effect of variation of IEC 61499 function blocks on jitter and latency values were analyzed to know the performance of IEC 61499 based system.

IEC 61499 system performance test has been done in this study by looking at the effect of variation of function blocks to jitter and latency values using statistical test methods. After passing the test of normality and homogeneity tests, by using ANOVA test it was found that the value of significance equal to 0.612 which is higher than the value of significance level of 0.01 so it can be seen that the variation of IEC 61499 function blocks has no effect on the system latency value. For jitter analysis, the jitter value is derived from the standard deviation of the data latency of each schema. In sequence, standard deviations obtained for schemes 1, 2 and 3 were 0.724 s, 0.882 s and 0.773 s. From the results obtained, it is known that the three schemes do not have the difference in jitter values far enough so that it can be said there is no effect in variation of function blocks to the value of jitters.

Keywords: *industry 4.0, CPPS, jitter, latency, IEC 61499,*

Supervisor: Dr.-Ing. Awang N. I. Wardana, S.T., M.T., M.Sc.

Co-supervisor: Ir. Agus Arif, M.T.