Perancangan dan Evaluasi Performa Flash ADC 2-Bit Pre-Layout dan Post-Layout Menggunakan Teknologi
CMOS 45nm pada Cadence Virtuoso
Luthfan Haq Murdaka, Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM. ; Ir. Agus Bejo, S.T., M.Eng., D.Eng., IPM
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

PERANCANGAN DAN EVALUASI PERUBAHAN PERFORMA FLASH ADC 2-BIT PRE-LAYOUT DAN POST-LAYOUT MENGGUNAKAN TEKNOLOGI CMOS 45NM PADA CADENCE VIRTUOSO

SKRIPSI

THE SUSTAINABLE DEVELOPMENT GOALS
Industry, Innovation and Infrastructure
Affordable and Clean Energy

Disusun oleh:

Luthfan Haq Murdaka
22/505558/TK/55334

PROGRAM SARJANA PROGRAM STUDI TEKNIK ELEKTRO
DEPARTEMEN TEKNIK ELEKTRO DAN TEKNOLOGI INFORMASI
FAKULTAS TEKNIK UNIVERSITAS GADJAH MADA
YOGYAKARTA
2026

Perancangan dan Evaluasi Performa Flash ADC 2-Bit Pre-Layout dan Post-Layout Menggunakan Teknologi
CMOS 45nm pada Cadence Virtuoso
Luthfan Haq Murdaka, Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM. ; Ir. Agus Bejo, S.T., M.Eng., D.Eng., IPM
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

HALAMAN PENGESAHAN

PERANCANGAN DAN EVALUASI PERFORMA FLASH ADC 2-BIT PRE-LAYOUT DAN POST-LAYOUT MENGGUNAKAN TEKNOLOGI CMOS 45NM PADA CADENCE VIRTUOSO

SKRIPSI

Diajukan sebagai Salah Satu Syarat untuk Memperoleh

Gelar Sarjana Teknik

pada Departemen Teknik Elektro dan Teknologi Informasi Fakultas Teknik

Universitas Gadjah Mada

Disusun oleh :

Luthfan Haq Murdaka
22/505558/TK/55334

Telah disetujui dan disahkan

pada tanggal, 02 September 2026

Dosen Pembimbing I	Dosen Pembimbing II
Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM.	Ir. Agus Bejo, S.T., M.Eng., D.Eng., IPM.
NIP. 197501152005011003	NIP. 198001012015041002

Perancangan dan Evaluasi Performa Flash ADC 2-Bit Pre-Layout dan Post-Layout Menggunakan Teknologi
CMOS 45nm pada Cadence Virtuoso
Luthfan Haq Murdaka, Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM. ; Ir. Agus Bejo, S.T., M.Eng., D.Eng., IPM
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

PERANCANGAN DAN EVALUASI PERFORMA FLASH ADC 2-BIT PRE-LAYOUT DAN POST-LAYOUT MENGGUNAKAN TEKNOLOGI CMOS 45NM PADA CADENCE VIRTUOSO

Dipersiapkan dan disusun oleh

Luthfan Haq Murdaka
22/505558/TK/55334

Telah dipertahankan di depan dewan penguji
pada tanggal : **02 September 2026**

Susunan Dewan Penguji

Pembimbing Utama	Pembimbing Pendamping
Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM.	**Ir. Agus Bejo, S.T., M.Eng., D.Eng., IPM.**

Anggota Dewan Penguji Lain

Prof. Ir. Oyas Wahyunggoro, M.T., Ph.D.	**Dr. Rr. Eny Sukani Rahayu, S.T., M. Eng.**

Skripsi ini telah diterima sebagai salah satu persyaratan
untuk memperoleh gelar Sarjana Teknik

Tanggal: 17 September 2026
Pengelola Program Studi: Sarjana Teknik Elektro

Dr. Iswandi, S.T., M.Eng.
NIP 197604152002121004

Mengetahui,
Ketua Departemen Teknik Elektro dan Teknologi Informasi

Prof. Ir. Hanung Adi Nugroho, S.T., M.Eng., Ph.D., IPM., SMIEEE., ASEAN Eng.
NIP 197802242002121001