Pengembangan Arsitektur Hybrid LUTâ€“CORDIC berbasis FPGA untuk Komputasi Fungsi Trigonometri pada
Robot Manipulator
Nia Gella Augoestien, Prof. Dr. Ir. Jazi Eko Istiyanto, M.Sc; Dr.techn. Ahmad Ashari, M.I.Kom;Dr. Andi Dharmawan, S
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

INTISARI

Pengembangan Arsitektur *Hybrid* LUT–CORDIC berbasis FPGA untuk Komputasi Fungsi Trigonometri pada Robot Manipulator

Oleh

Nia Gella Augoestien
21/485783/SPA/00813

Komputasi fungsi trigonometri yang cepat dan akurat dengan sumber daya terbatas sangat esensial pada robot manipulator. *Field-Programmable Gate Array* (FPGA) sebagai *platform* komputasi robot manipulator menjadi alternatif ideal karena sifat komputasi paralel alaminya, namun implementasi fungsi trigonometri pada FPGA menghadapi *trade-off*: metode *Look-Up Table* (LUT) boros memori pada akurasi tinggi, sedangkan metode *Coordinate Rotation Digital Computer* (CORDIC) memicu latensi tinggi jika iterasinya ditambah. Kondisi ini menunjukkan adanya *trade-off* antara akurasi, kecepatan komputasi, dan penggunaan sumber daya logika FPGA.

Penelitian ini mengembangkan arsitektur perangkat keras *hybrid* LUT–CORDIC berbasis FPGA untuk komputasi fungsi trigonometri. Pendekatan hybrid dirancang dengan memetakan distribusi kesalahan mutlak dari CORDIC dasar pada domain sudut masukan. Selanjutnya, kesalahan dominan dilokalisasi pada interval sudut kecil, kemudian dikoreksi menggunakan LUT berukuran kecil. Dengan demikian, jalur CORDIC tetap digunakan pada sebagian besar rentang sudut, sedangkan LUT hanya digunakan pada interval yang menghasilkan kesalahan dominan. Arsitektur yang diusulkan menggunakan format data 10-bit, dimodelkan serta diimplementasikan pada FPGA Xilinx Artix-7 XC7A100T-CSG324.

Hasil pengujian menunjukkan bahwa arsitektur *hybrid* LUT–CORDIC mampu meningkatkan akurasi komputasi fungsi trigonometri secara signifikan tanpa menambah latensi komputasi. Dibandingkan dengan CORDIC *Maximum Absolute Error* (MAE) sinus dan kosinus terpangkas masing-masing sebesar 88,19% dan 88,75%, sedangkan *Mean Squared Error* (MSE) keduanya tereduksi hingga lebih dari 97,5%. Dari sisi perangkat keras, penggunaan *slice* juga berkurang dari 81 menjadi 69, sedangkan waktu komputasi turun dari 35,271 ns menjadi 30,627 ns. Arsitektur hybrid LUT–CORDIC ini mampu menggeser *trade-off* komputasi trigonometri pada FPGA menuju rancangan yang lebih akurat, cepat, dan hemat sumber daya logika, sehingga relevan dengan kebutuhan komputasi robot manipulator.

Kata kunci: FPGA, CORDIC, LUT, hybrid LUT–CORDIC, fungsi trigonometri, robot manipulator.

UNIVERSITAS
GADJAH MADA
**Pengembangan Arsitektur Hybrid LUTâ€“CORDIC berbasis FPGA untuk Komputasi Fungsi Trigonometri pada
Robot Manipulator**
Nia Gella Augoestien, Prof. Dr. Ir. Jazi Eko Istiyanto, M.Sc; Dr.techn. Ahmad Ashari, M.I.Kom;Dr. Andi Dharmawan, S
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

ABSTRACT

Development of FPGA-Based Hybrid LUT–CORDIC Architecture for Trigonometric Function Computation In Robot Manipulators

by

Nia Gella Augoestien
21/485783/SPA/00813

Fast and accurate computation of trigonometric functions with limited resources is essential in robotic manipulators. Field-Programmable Gate Array (FPGA) as a computing platform for robotic manipulators serves as an ideal alternative due to its inherent parallel computing nature. However, the implementation of trigonometric functions on FPGA faces a trade-off: the Look-Up Table (LUT) method is memory-intensive at high accuracy, whereas the Coordinate Rotation Digital Computer (CORDIC) method induces high latency when iterations are increased. This condition demonstrates a trade-off between accuracy, computation speed, and the utilization of FPGA logic resources.

This research develops a hybrid LUT–CORDIC hardware architecture based on FPGA for computing trigonometric functions. The hybrid approach is designed by mapping the absolute error distribution of the basic CORDIC over the input angle domain. Furthermore, dominant errors are localized within small angular intervals and subsequently corrected using a small-sized LUT. Consequently, the CORDIC path remains utilized across most of the angular range, while the LUT is only employed in intervals that yield dominant errors. The proposed architecture utilizes a 10-bit data format, modeled and implemented on a Xilinx Artix-7 XC7A100T-CSG324 FPGA.

The test results indicate that the hybrid LUT–CORDIC architecture significantly improves the accuracy of trigonometric function computation without increasing computation latency. Compared to CORDIC, the Maximum Absolute Error (MAE) of sine and cosine is truncated by 88.19% and 88.75%, respectively, while the Mean Squared Error (MSE) of both is reduced by more than 97.5%. From the hardware perspective, slice utilization is also reduced from 81 to 69, while the computation time decreases from 35.271 ns to 30.627 ns. This hybrid LUT–CORDIC architecture successfully shifts the trade-off of trigonometric computation on FPGA toward a more accurate, faster, and logic-resource-efficient design, making it highly relevant to the computational needs of robotic manipulators.

Keywords: FPGA, CORDIC, LUT, hybrid LUT–CORDIC, trigonometric function, robot manipulator.