Rancang Bangun Modul Praktikum ADC Sigma-Delta Orde Pertama Berbasis Komponen Fungsional Terpisah
sebagai Media Pembelajaran
Aurrydiena Angelica Venantia, Enas Dhuhri Kusuma, S.T., M.Eng.;Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM.
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

DAFTAR ISI

HALAMAN JUDUL i
HALAMAN PENGESAHAN i
PERNYATAAN BEBAS PLAGIASI iv
HALAMAN PERSEMBAHAN v
KATA PENGANTAR vi
DAFTAR ISI vii
DAFTAR TABEL xi
DAFTAR GAMBAR xii
DAFTAR SINGKATAN xv
INTISARI xvi
ABSTRACT xvii
BAB I Pendahuluan 1
1.1 Latar Belakang 1
1.2 Rumusan Masalah 3
1.3 Tujuan Penelitian 3
1.4 Batasan Penelitian 4
1.5 Manfaat Penelitian 5
1.6 Sistematika Penulisan 5
BAB II Tinjauan Pustaka dan Dasar Teori 7
2.1 Tinjauan Pustaka 7
2.1.1 Implementasi ADC Sigma-Delta sebagai *Integrated Circuit* 7
2.1.2 Metodologi Pengujian dan Karakterisasi ADC 8
2.1.3 Platform dan Metode Pembelajaran Konversi *Analog-to-Digital* 9
2.1.4 Rangkuman dan Peluang Pengembangan 10
2.2 Dasar Teori 12
2.2.1 *Analog to Digital Converter* (ADC) 12
2.2.2 Modulator Sigma-Delta 13
2.2.3 Komponen Penyusun Modulator Sigma-Delta 22
2.2.3.1 *Operational Amplifier* (Op-amp) 22
2.2.3.2 Komparator 32
2.2.3.3 D *flip-flop* 34
2.2.3.4 DAC 1-bit 37
2.2.4 *Decimation Filter* 37
2.2.4.1 Filter $Sinc^3$ (CIC orde 3) 38
2.2.4.2 Filter $Sinc^3$ dengan *Compensation* FIR 39
2.2.4.3 Filter FIR Polyphase 39

UNIVERSITAS GADJAH MADA
Rancang Bangun Modul Praktikum ADC Sigma-Delta Orde Pertama Berbasis Komponen Fungsional Terpisah sebagai Media Pembelajaran
Aurrydiena Angelica Venantia, Enas Dhuhri Kusuma, S.T., M.Eng.;Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM.
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

2.2.4.4 Filter *Half-band* FIR *Multistage* 40
2.2.5 Mikrokontroler STM32 Blackpill 41
2.2.6 Bahasa Pemrograman Python 44
2.2.7 Metrik Evaluasi 47
2.2.7.1 Transformasi Fourier Diskret dan FFT 47
2.2.7.2 Metrik Domain Frekuensi 50
2.2.7.3 Metrik Domain Waktu 52
2.3 Analisis Perbandingan Metode 53
2.3.1 Implementasi IC *Custom* versus Komponen Diskret 54
2.3.2 Perbandingan Arsitektur *Decimation Filter* 54
2.3.3 Instrumentasi Virtual versus Perangkat Keras Fisik untuk Pembelajaran ADC 55
2.3.4 Metodologi Pengujian dan Karakterisasi Performa 55
BAB III Metode Penelitian 57
3.1 Alat dan Bahan Tugas akhir 57
3.1.1 Alat Tugas akhir 57
3.1.2 Bahan Tugas akhir 58
3.2 Metode yang Digunakan 58
3.2.1 Tahap Perancangan Sistem 59
3.2.1.1 Perancangan Modulator Sigma-Delta 59
3.2.1.2 Perancangan rangkaian *level shifter* sinyal AFG 67
3.2.1.3 Perancangan sistem akuisisi *bit stream* 69
3.2.1.4 Perancangan mekanisme ADC STM32 72
3.2.1.5 Perancangan algoritma *decimation filter* 74
3.2.2 Tahap Simulasi 76
3.2.2.1 Simulasi rangkaian modulator sigma-delta 77
3.2.2.2 Simulasi rangkaian *level shifter* 78
3.2.3 Tahap Implementasi 79
3.2.3.1 Implementasi Perangkat Keras 79
3.2.3.2 Implementasi *firmware* STM32 83
3.2.3.3 Implementasi kode Python 97
3.2.4 Tahap Pengujian dan Evaluasi 100
3.2.4.1 Metrik Evaluasi yang Digunakan 100
3.2.4.2 Pengujian Kinerja Dasar tiap *Capture* 100
3.2.4.3 Pengujian Pengaruh *Oversampling Ratio* terhadap SNR dan ENOB 101
3.2.4.4 Pengujian DC *Offset* Rangkaian 101
3.2.4.5 Pengujian Kemiringan *Noise Shaping* 102
3.2.4.6 Pengujian Frekuensi *Clock* Maksimum 102

Rancang Bangun Modul Praktikum ADC Sigma-Delta Orde Pertama Berbasis Komponen Fungsional Terpisah
sebagai Media Pembelajaran
Aurrydiena Angelica Venantia, Enas Dhuhri Kusuma, S.T., M.Eng.;Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM.
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

3.2.4.7 Pengujian Frekuensi Sinyal Masukan Maksimum 103
3.2.4.8 Pengujian *Dynamic Range* (DR) 103
3.3 Alur Tugas Akhir 104
BAB IV Hasil dan Pembahasan 107
4.1 Realisasi Modulator Sigma-Delta 107
4.2 Realisasi Sistem Akuisisi Bitstream PDM 115
4.3 Realisasi Rangkaian Level Shifter dan Sistem Akuisisi ADC STM32 116
4.4 Implementasi Algoritma *Decimation Filter* 121
4.5 Modul Praktikum sebagai Media Pembelajaran 125
4.6 Evaluasi Kinerja Modul Praktikum 132
4.6.1 Kinerja Dasar dan Perbandingan terhadap ADC Referensi 132
4.6.2 Konsistensi Antar-*Capture* (*Multi-Capture*) 137
4.6.3 DC *Offset* Rangkaian 139
4.6.4 Kemiringan *Noise Shaping* 141
4.7 Evaluasi Kinerja Modulator pada Variasi Parameter 143
4.7.1 Pengaruh *Oversampling Ratio* terhadap SNR dan ENOB 143
4.7.2 Frekuensi *Clock* Maksimum 147
4.7.3 Frekuensi sinyal input Maksimum 150
4.7.4 *Dynamic Range* Sistem 152
4.7.4.1 Penentuan Amplitudo Maksimum 152
4.7.4.2 Penentuan Amplitudo Minimum 154
4.7.4.3 Perhitungan *Dynamic Range* 156
4.7.5 Estimasi Resolusi Efektif Sistem 156
4.8 Perbandingan dengan Penelitian Terdahulu 158
4.8.1 Perbandingan terhadap Implementasi ADC Sigma-Delta sebagai IC 159
4.8.2 Perbandingan terhadap Perbandingan Arsitektur *Decimation Filter* 160
4.8.3 Perbandingan terhadap Platform Pembelajaran ADC 160
4.8.4 Posisi Penelitian terhadap Penelitian Terdahulu 161
BAB V Kesimpulan dan Saran 163
5.1 Kesimpulan 163
5.2 Saran 164
DAFTAR PUSTAKA 166
LAMPIRAN L-1
L.1 Modul Praktikum ADC Sigma-Delta Orde Pertama L-1
L.1.1 Tujuan Pembelajaran L-1
L.1.2 Dasar Teori Ringkas L-1
L.1.3 Diagram Keseluruhan Sistem L-2
L.1.4 Alat dan Bahan L-4

UNIVERSITAS
GADJAH MADA
**Rancang Bangun Modul Praktikum ADC Sigma-Delta Orde Pertama Berbasis Komponen Fungsional Terpisah
sebagai Media Pembelajaran**
Aurrydiena Angelica Venantia, Enas Dhuhri Kusuma, S.T., M.Eng.;Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM.
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

L.1.5 Langkah-Langkah Percobaan L-5
L.1.5.1 Percobaan 1 — Pengamatan Sinyal Blok Fungsional L-5
L.1.5.2 Percobaan 2 — Kinerja Dasar dan Perbandingan Algoritma L-5
L.1.5.3 Percobaan 3 — Pengaruh OSR terhadap SNR dan ENOB L-5
L.1.5.4 Percobaan 4 — Kemiringan *Noise Shaping* L-6
L.1.5.5 Percobaan 5 — Batas Operasi Sistem L-6
L.1.5.6 Percobaan 6 — DC *Offset* pada Berbagai Frekuensi *Clock* L-7
L.1.5.7 Percobaan 7 — Konsistensi Pengukuran (*Repeatability*) L-7
L.1.6 Tabel Pengamatan L-8
L.1.7 Pertanyaan Analisis L-9
L.2 Kode Program L-11
L.2.1 Kode STM32#1 (Akuisisi *Bit Stream* PDM) L-11
L.2.1.1 File `main.c` L-11
L.2.1.2 File `usbd_cdc_if.c` L-19
L.2.2 Kode STM32#2 (Akuisisi ADC STM32) L-30
L.2.2.1 File `main.c` L-30
L.2.2.2 File `usbd_cdc_if.c` L-40
L.2.3 Kode Pengolahan Sinyal Berbasis Python L-50