Desain Instrumentation Amplifier pada Teknologi CMOS 45 nm untuk Aplikasi Low-Side Current Sensing
pada Power Management IC
Muhammad Luqman, Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM.; Dzuhri Radityo Utomo, S.T., M.S., Ph.D.
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

DAFTAR ISI

HALAMAN PENGESAHAN ii
PERNYATAAN BEBAS PLAGIASI iii
HALAMAN PERSEMBAHAN iv
KATA PENGANTAR v
DAFTAR ISI vi
DAFTAR TABEL ix
DAFTAR GAMBAR x
DAFTAR SINGKATAN xiii
INTISARI xiv
ABSTRACT xv
BAB I Pendahuluan 1
1.1 Latar Belakang 1
1.2 Rumusan Masalah 3
1.3 Tujuan Penelitian 3
1.4 Batasan Penelitian 3
1.4.1 Ruang Lingkup 3
1.4.2 Keterbatasan Penelitian 4
1.5 Manfaat Penelitian 4
BAB II Tinjauan Pustaka dan Dasar Teori 5
2.1 Tinjauan Pustaka 5
2.2 Dasar Teori 10
2.2.1 Current Sensing 10
2.2.1.1 High-Side Current Sensing 10
2.2.1.2 Low-Side Current Sensing 11
2.2.2 Karakteristik Sinyal dan Penguat untuk *Low-Side Current Sensing* 11
2.2.2.1 Karakteristik Sinyal *Low-Side Current Sensing* 11
2.2.2.2 Penguatan Diferensial 12
2.2.2.3 *Common Mode Rejection Ratio* (CMRR) 13
2.2.2.4 *Bandwidth*, *Slew Rate*, dan Stabilitas 13
2.2.3 *Instrumentation Amplifier* (INA) 14
2.2.3.1 Arsitektur Tiga-OpAmp 14
2.2.3.2 Penguat Diferensial sebagai Tahap *Subtractor* 15
2.2.3.3 CMRR INA dan Pengaruh *Mismatch* Resistor 16
2.2.4 *Operational Transconductance Amplifier* (OTA) 16
2.2.5 Teknologi CMOS 45 nm 16
2.2.5.1 *Short-Channel Effects* (SCE) 17

UNIVERSITAS
GADJAH MADA
Desain Instrumentation Amplifier pada Teknologi CMOS 45 nm untuk Aplikasi Low-Side Current Sensing pada Power Management IC
Muhammad Luqman, Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM.; Dzuhri Radityo Utomo, S.T., M.S., Ph.D.
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

2.2.5.2 Transistor *Mismatch* pada *Node* 45 nm 18
2.2.6 *Complementary Metal Oxide Semiconductor* (CMOS) dan MOSFET 18
2.2.6.1 Prinsip Kerja MOSFET 19
2.2.6.2 Daerah Operasi MOSFET 19
BAB III METODOLOGI DAN PERANCANGAN 22
3.1 Metode 22
3.1.1 Alat dan Bahan Penelitian 22
3.1.2 Metode Penelitian 22
3.1.3 Alur Tugas Akhir 22
3.2 Menentukan Spesifikasi INA dan OTA 23
3.3 Analisis Karakteristik Teknologi CMOS 45 nm 27
3.3.1 Parameter Proses GPDK045 27
3.3.2 Karakteristik I_D–V_{DS} dan I_D–V_{GS} 28
3.3.2.1 Analisis I_D terhadap V_{DS} 28
3.3.2.2 Analisis I_D terhadap V_{GS} 30
3.4 Analisis Rangkaian 31
3.4.1 Arsitektur *Two-Stage Miller-Compensated* OTA 31
3.4.1.1 Penguatan *Open-Loop* 32
3.4.1.2 Kompensasi Miller dan Stabilitas 33
3.4.2 Penentuan Arus Bias dan Kapasitor Kompensasi 35
3.4.3 Metode Penentuan Dimensi Transistor OTA 35
3.4.3.1 Tahap Diferensial: M_3 dan M_4 35
3.4.3.2 Beban Aktif: M_0 dan M_1 36
3.4.3.3 Tahap Kedua: M_2 (Penguat) dan M_6 (Beban) 36
3.4.3.4 Jaringan Cermin Arus: M_5, M_6, dan M_7 36
3.4.3.5 Resistor Nulling R_Z 37
3.4.4 *Trade-off* Desain pada Teknologi CMOS 45 nm 37
3.4.4.1 Dilema I: *Matching* vs. extitbandwidth 37
3.4.4.2 Dilema II: Penguatan *Open-Loop* vs. *Phase Margin* 38
3.4.5 Model Matematis Jaringan Resistor INA 38
3.4.5.1 Gain dan CMRR Sistem INA 38
3.4.5.2 CMRR akibat Ketidakcocokan Resistor 39
3.5 Perhitungan Perancangan 39
3.5.1 Perhitungan Kompensasi dan Sizing OTA 39
3.5.2 Perhitungan Rasio Resistor INA 42
3.6 Simulasi dan Pengujian 43
3.6.1 Simulasi AC OTA 43
3.6.2 Simulasi Transien OTA 44

UNIVERSITAS
GADJAH MADA
**Desain Instrumentation Amplifier pada Teknologi CMOS 45 nm untuk Aplikasi Low-Side Current Sensing
pada Power Management IC**
Muhammad Luqman, Ir. Prapto Nugroho, S.T., M.Eng., D.Eng., IPM.; Dzuhri Radityo Utomo, S.T., M.S., Ph.D.
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

3.6.3 Simulasi Stabilitas OTA 44
3.6.4 Simulasi DC *Operating Point* OTA 45
3.6.5 Simulasi Penguatan Diferensial INA 45
3.6.6 Simulasi Penguatan *Common-Mode* INA 46
3.6.7 Simulasi *Noise* INA 46
3.6.8 Simulasi Transien INA 47
3.6.9 Pengujian DRC dan LVS 47
3.6.10 Simulasi *Post-Layout* 47
BAB IV Hasil dan Pembahasan 48
4.1 Topologi dan Parameter Desain 48
4.1.1 Desain Topologi dan Parameter OTA 48
4.1.2 Desain Topologi dan Parameter INA 50
4.2 Hasil Simulasi *Pre-Layout* OTA 51
4.3 Hasil Simulasi *Pre-Layout* INA 54
4.4 Hasil Simulasi Post-Layout 57
4.4.1 Post-Layout OTA 57
4.4.2 Post-Layout INA 60
4.5 Perbandingan Hasil dengan Referensi 64
4.5.1 Analisis Komparatif 65
4.6 Analisis *Slew Rate* INA Post-Layout 65
4.7 Ringkasan 66
BAB V Kesimpulan dan Saran 67
5.1 Kesimpulan 67
5.2 Saran 68
DAFTAR PUSTAKA 69
LAMPIRAN L-1