Desain dan Evaluasi Determinisme Arsitektur Hybrid MCU-FPGA Pada Open-Smartwatch Untuk Sistem
Real-Time
Anjani Maulaya Nunqaf, Prof. Dr. Ir. Jazi Eko Istiyanto, M.Sc. ; Muhammad Husni Santriaji S.Si., M.T., M.S., Ph.D.
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

DAFTAR ISI

HALAMAN PENGESAHAN iii
TESIS iii
PERNYATAAN BEBAS PLAGIASI iv
PRAKATA v
DAFTAR ISI vi
DAFTAR GAMBAR viii
DAFTAR TABEL ix
BAB I PENDAHULUAN 1
1.1 Latar Belakang 1
1.2 Rumusan Masalah 3
1.3 Batasan Masalah 4
1.4 Tujuan Penelitian 4
1.5 Manfaat Penelitian 4
BAB II TINJAUAN PUSTAKA 6
BAB III LANDASAN TEORI 13
3.1 Fotopletismogram (PPG) 13
3.1.1 Konsep Dasar PPG 13
3.1.2 Sinyal PPG 14
3.1 FPGA 15
3.2 Wavelet Transform 17
3.3 Sistem Operasi Open-Smartwatch 17
BAB IV METODOLOGI PENELITIAN 18
4.1 Tahapan Penelitian 18
4.2 Alat dan Bahan 20
4.3 Perancangan Sistem 21
4.3.1 Desain Arsitektur OSW Software Only 21
4.3.2 Desain Arsitektur OSW dengan Integrasi FPGA 23
4.3.3 Desain Arsitektur Full Software (Baseline MCU-Centric) 25
4.3.4 Perancangan Skenario Arsitektur Sistem 26
4.3.4 Perancangan Perangkat Keras (Koprosesor FPGA) 34
4.4 Pengujian Sistem 42

Desain dan Evaluasi Determinisme Arsitektur Hybrid MCU-FPGA Pada Open-Smartwatch Untuk Sistem
Real-Time
Anjani Maulaya Nunqaf, Prof. Dr. Ir. Jazi Eko Istiyanto, M.Sc. ; Muhammad Husni Santriaji S.Si., M.T., M.S., Ph.D.
Universitas Gadjah Mada, 2026 | Diunduh dari http://etd.repository.ugm.ac.id/

4.4.1 Pengukuran Latency 43
4.4.2 Pengukuran CPU *Utilization* dan *Headrooom* 44
4.4.3 Latensi Komputasi FPGA 45
BAB V IMPLEMENTASI SISTEM 46
5.1 Implementasi Perangkat Keras 46
5.1.1 Implementasi Akselerator Detak Jantung 47
5.1.2 Implementasi Akselerator Keamanan 50
5.2 Implementasi Perangkat Lunak Sistem 52
5.3 Implementasi Integrasi Sistem 56
BAB VI HASIL DAN PEMBAHASAN 58
6.1 Verifikasi Fungsional Modul FPGA 58
6.2 Hasil Evaluasi 59
6.3 Analisis Pengaruh Partitioning Komputasi Terhadap Latency dan CPU Utilization 62
6.4 Analisis Pengaruh Lokasi Akuisisi Data Terhadap Latensi dan CPU Utilization 65
6.5 Analisis Pengaruh Protokol Komunikasi Terhadap Latensi dan CPU Utilization 66
6.6 Determinisme Sistem 70
6.7 Analisis Trade-off Resource dan Performa 73
6.8 Analisis Performa Algoritma Detak Jantung 76
BAB VII KESIMPULAN DAN SARAN 78
7.1 Kesimpulan 78
7.2 Saran 78
7 DAFTAR PUSTAKA 79