

DAFTAR ISI

	Halaman
HALAMAN JUDUL	i
HALAMAN PENGESAHAN	ii
PERNYATAAN KEASLIAN	iii
MOTTO	iv
PERSEMBAHAN	v
KATA PENGANTAR	vi
DAFTAR ISI	vii
DAFTAR LAMBANG	ix
INTISARI	xi
ABSTRACT	xii
 BAB I PENDAHULUAN	 1
1.1. Latar Belakang	1
1.2. Perumusan Masalah	5
1.3. Batasan Penelitian	6
1.4. Tujuan Penelitian	7
1.5. Kontribusi Penelitian	7
1.6. Tinjauan Pustaka	8
1.7. Metodologi Penelitian	16
1.8. Sistematika Penulisan Disertasi	18
 BAB II LANDASAN TEORI	 19
2.1. Sistem Deskriptor Linear Regular	19
2.2. Keterkendalian dan Subruang Keterkendalian	24
2.3. Masalah <i>Decoupling</i> Sistem Deskriptor Linear Regular	26

2.4.	Hasil Jumlah Langsung (<i>Direct Sum</i>) dan Operator Proyeksi	29
2.4.1.	Hasil Jumlah Langsung	29
2.4.2.	Operator Proyeksi	31
BAB III	MASALAH INPUT-OUTPUT GRUP DECOUPLING SISTEM DESKRIPTOR LINEAR REGULAR INDEKS SATU	33
3.1.	Syarat Perlu dan Cukup Input-Output Grup <i>Decoupling</i> Sistem Deskriptor Linear Regular Indeks Satu	33
3.2.	Karakterisasi Untuk Input-Output Grup <i>Decoupling</i> Sistem Deskriptor Linear Regular Indeks Satu	42
3.3.	Contoh Numerik Input-Output Grup <i>Decoupling</i>	50
BAB IV	STRUKTUR DECOUPLING UNTUK INPUT-OUTPUT GRUP DECOUPLING SISTEM DESKRIPTOR LINEAR REGULAR INDEKS SATU	58
4.1.	Struktur <i>Decoupling</i> Untuk Subsistem Lambat	58
4.2.	Struktur <i>Decoupling</i> Untuk Subsistem Cepat	70
4.3.	Contoh Numerik Struktur Input-Output Grup <i>Decoupling</i>	80
BAB V	KESIMPULAN DAN MASALAH TERBUKA	86
5.1.	Kesimpulan	86
5.2.	Masalah Terbuka	87
	DAFTAR PUSTAKA	89
	LAMPIRAN A: ALGORITMA DEKOMPOSISI STANDAR	93
	LAMPIRAN B: SOLUSI SUBSISTEM LAMBAT DAN SUBSISTEM CEPAT	95
	CURRICULUM VITAE	98