



DAFTAR ISI

HALAMAN PENGESAHAN.....	iii
PERNYATAAN BEBAS PLAGIASI	iv
PRAKATA.....	v
DAFTAR ISI.....	vi
DAFTAR GAMBAR	viii
DAFTAR TABEL.....	ix
INTISARI.....	x
ABSTRACT.....	xi
BAB I PENDAHULUAN.....	12
1.1 Latar Belakang Masalah	12
1.2 Rumusan Masalah.....	13
1.3 Batasan Masalah	14
1.4 Tujuan Penelitian	14
1.5 Manfaat Penelitian.....	14
1.6 Sistematika Penulisan	15
BAB II TINJAUAN PUSTAKA.....	16
BAB III LANDASAN TEORI.....	21
3.1 Tapis Adaptif	21
3.2 Least Mean Square (LMS)	23
3.3 Vedic Multiplier	24
3.4 Manchester Adder.....	25
3.5 Open-Source	25
3.6 Lattice iCE 4.0.....	26
3.7 Verilog.....	28
BAB IV ANALISIS DAN RANCANGAN SISTEM.....	29
4.1 Penyesuaian Algoritma.....	29
4.2 Konversi Bilangan <i>Floating-Point</i> ke <i>Fixed-Point</i>	32
4.3 Rancangan Sistem.....	34
4.4 Rancangan Algoritma LMS.....	36
4.5 Rancangan Tapis Adaptif	39



4.6	Rancangan Vedic Multiplier dan Manchester Adder	42
4.7	Pengujian Sistem	44
BAB V IMPLEMENTASI SISTEM.....		46
5.1	Alat dan Bahan	46
5.2	Implementasi Top Level	48
5.3	Implementasi <i>Least Mean Square</i>	51
5.4	Implementasi <i>Vedic Multiplier</i> dan <i>Manchester Carry Chain Adder</i>	59
5.5	Implementasi <i>Testbench</i>	62
5.6	Implementasi <i>Constraint File</i>	64
5.7	Implementasi <i>Open-Source</i>	65
BAB VI HASIL DAN PEMBAHASAN		67
6.1	Hasil Pengujian Sumber Daya	67
6.2	Hasil Pengujian Konsumsi Waktu	72
6.3	Analisis Keluaran Sistem.....	75
6.4	Tampilan Hasil GTKWave	79
6.5	Hasil Data Implementasi pada FPGA.....	80
BAB VII KESIMPULAN DAN SARAN		83
7.1	Kesimpulan.....	83
7.2	Saran	84
DAFTAR PUSTAKA		85