

Peningkatan integrasi *Modular Multi-level Converters* (MMC) dalam aplikasi daya tinggi, seperti transmisi HVDC dan sistem energi terbarukan, menghadirkan tantangan kendali yang signifikan karena banyaknya isyarat *switching* yang dibutuhkan dan kebutuhan akan pemrosesan berlatensi rendah. Tesis ini menyajikan perancangan, implementasi, dan validasi komprehensif dari sistem kendali tingkat rendah untuk sebuah MMC pada platform *Field-Programmable Gate Array* (FPGA). Pengendali, yang dikembangkan dalam Verilog HDL, memiliki blok transformasi koordinat berbasis *CORDIC* yang efisien secara komputasi dan generator *Phase-Shifted Pulse Width Modulation* (PS-PWM) multi-kanal dengan *dead-time* yang diimplementasikan secara presisi dalam perangkat keras. Kebenaran fungsional dan performa perangkat keras dari desain ini diverifikasi secara sistematis melalui proses tiga tahap yang ketat, yaitu: simulasi logika awal, pengujian perangkat keras FPGA, dan validasi tingkat sistem dengan *Hardware-in-the-Loop* (HIL). *Testbed* HIL menggunakan FPGA *Spartan-7* sebagai pengendali yang terhubung dengan simulator *real time Plexim RTBox* yang menjalankan model plant MMC. Hasil eksperimental menunjukkan performa pengendali di bawah berbagai kondisi beban dan kemampuannya untuk merespons secara dinamis terhadap perubahan referensi tegangan dan frekuensi, mengonfirmasi bahwa FPGA cocok untuk menangani kebutuhan komputasi tinggi dari kendali konverter daya tingkat lanjut.

Kata Kunci: *Modular Multi-level Converter* (MMC), FPGA, *Hardware-in-the-Loop* (HIL), Elektronika Daya, *Real-Time Simulation*, PS-PWM, CORDIC.

ABSTRACT

The increasing integration of Modular Multi-level Converters (MMCs) in high-power applications, such as HVDC transmission and renewable energy systems, presents significant control challenges due to the large number of required switching signals and the need for low-latency processing. This paper presents the design, implementation, and comprehensive validation of a low-level control system for an MMC on a Field-Programmable Gate Array (FPGA) platform. The controller, developed in Verilog, features a computationally efficient CORDIC-based coordinate transformation block and a multi-channel Phase-Shifted Pulse Width Modulation (PS-PWM) generator with precise hardware-implemented dead-time. The design's functional correctness and hardware performance were systematically verified through a rigorous three-stage process: initial logic simulation, standalone FPGA hardware testing, and system-level Hardware-in-the-Loop (HIL) validation. The HIL testbed utilized a Spartan-7 FPGA as the controller interfaced with a Plexim RTBox real-time simulator running the MMC plant model. The experimental results demonstrate the controller's robust performance under various load conditions and its ability to dynamically respond to changes in voltage and frequency references, confirming the FPGA's suitability for managing the high computational demands of advanced power converter control.

Keywords: Modular Multi-level Converter (MMC), FPGA, Hardware-in-the-Loop (HIL), Power Electronics, Real-Time Simulation, PS-PWM, CORDIC.