

INTISARI

Penelitian menyajikan proses desain dari rangkaian kendali *compensator* tipe III menggunakan metode respon frekuensi untuk *buck converter*. *Buck converter* merupakan salah satu jenis DC-DC *converter* yang menurunkan tegangan DC berdasarkan nilai *duty cycle* dari gelombang *Pulse Width Modulation* (PWM) yang digunakan. Tegangan keluaran dari *buck converter* dapat mengalami sebuah osilasi dan *overshoot* akibat proses penyaklaran serta kondisi riil. Implementasi rangkaian *compensator* tipe III dapat meningkatkan performa transien dan *steady state* dengan meminimalisir *overshoot* serta tegangan riak yang dihasilkan. Proses desain dari rangkaian kendali dapat menggunakan respon frekuensi karena penggunaan *bode plot* mampu menggambarkan kestabilan dan *bandwidth* dari sistem melalui nilai *phase margin* serta *gain crossover frequency*.

Compensator tipe III yang didesain dengan respon frekuensi dapat menggunakan metode *K factor* yang menghasilkan *K value* untuk menentukan frekuensi *zero* dan *pole* dari fungsi alih *compensator* serta nilai komponen dari rangkaian analog. Penentuan nilai *K value* didasarkan pada kebutuhan *phase margin* pada *gain crossover frequency* yang digunakan, yaitu 10 kHz. Performa *compensator* tipe III akan diuji dengan beban konstan 100 Ω , perubahan beban 100 Ω menuju 50 Ω , dan perubahan beban 50 Ω menuju 100 Ω untuk mengamati pengaruh nilai *phase margin* terhadap respon transien dari tegangan keluaran *buck converter*.

Implementasi *compensator* tipe III mampu meningkatkan performa transien dan *steady state* dari *buck converter* dengan penurunan *overshoot* dari 60,72% menuju 10,11% serta penurunan *settling time* dari 829,3 μs menuju 519,23 μs . Peningkatan *phase margin* dari *compensator* tipe III terbukti akan menaikkan rasio redaman dengan penurunan *overshoot* dari 18,45% pada *phase margin* 45° menuju 10,11% pada *phase margin* 60°, tetapi respon terhadap *error* menjadi lebih lamban dengan peningkatan nilai *rise time* dari 44,54 μs pada *phase margin* 45° menuju 53,09 μs pada *phase margin* 60°, peningkatan *peak time* dari 98,36 μs pada *phase margin* 45° menuju 176,16 μs pada *phase margin* 60°, dan peningkatan *settling time* dari 410,05 μs pada *phase margin* 45° menuju 519,23 μs pada *phase margin* 60°. Performa *steady state* telah ditingkatkan dengan penurunan tegangan riak dari 26,89 mV_{p-p} menuju 20,84 mV_{p-p} .

Kata kunci: *Buck Converter*, *Compensator* Tipe III, *K Factor*, *Phase Margin*.

ABSTRACT

This research presents the design process of a type III compensator circuit using the frequency response method for a buck converter. The buck converter is a type of DC-DC converter that steps down the DC voltage based on the duty cycle of the applied Pulse Width Modulation (PWM) signal. The output voltage of a buck converter may experience oscillations and overshoot due to the switching process and non-ideal conditions. Implementing a type III compensator circuit can improve both transient and steady-state performance by minimizing overshoot and output voltage ripple. The controller design process utilizes the frequency response method, as the bode plot provides a clear representation of system stability and bandwidth through phase margin and gain crossover frequency.

The type III compensator is designed using the K-factor method, which produces a K value that determines the zero and pole frequencies of the compensator transfer function, as well as the component values for the analog circuit. The K value is chosen based on the desired phase margin at a target gain crossover frequency of 10 kHz. The performance of the Type III compensator is evaluated under three load conditions, a constant load of 100 Ω , a load change from 100 Ω to 50 Ω , and a load change from 50 Ω to 100 Ω to observe the effect of phase margin on the transient response of the buck converter's output voltage.

The implementation of the Type III compensator successfully improves the transient and steady-state performance of the buck converter, reducing the overshoot from 60.72% to 10.11% and decreasing the settling time from 829.3 μs to 519.23 μs . An increase in phase margin also improves the damping ratio, as evidenced by the reduction in overshoot from 18.45% at a phase margin of 45° to 10.11% at a phase margin of 60°. However, a higher phase margin results in a slower error response, indicated by an increase in rise time from 44.54 μs to 53.09 μs , peak time from 98.36 μs to 176.16 μs , and settling time from 410.05 μs to 519.23 μs . The steady-state performance is also enhanced, with the output voltage ripple reduced from 26.89 mV_{p-p} to 20.84 mV_{p-p} .

Key words: Buck Converter, Type III Compensator, K Factor, Phase Margin.