

SKRIPSI

**OPTIMASI ALGORITMA AES BERBASIS FPGA DENGAN PENERAPAN
PUTARAN TERBUKA DAN BERBAGI SUMBER DAYA UNTUK PROSES
KRIPTOGRAFI**

***OPTIMIZATION OF AES ALGORITHM BASED ON FPGA WITH THE
IMPLEMENTATION OF LOOP UNROLLING AND RESOURCE SHARING
FOR CRYPTOGRAPHIC PROCESSES***



FEIVEL JETHRO EZHEKIEL

21/482712/PA/21042

**PROGRAM STUDI S1 ELEKTRONIKA DAN INSTRUMENTASI
DEPARTEMEN ILMU KOMPUTER DAN ELEKTRONIKA
FAKULTAS MATEMATIKA DAN ILMU PENGETAHUAN ALAM
UNIVERSITAS GADJAH MADA
YOGYAKARTA**

2024

SKRIPSI

**OPTIMASI ALGORITMA AES BERBASIS FPGA DENGAN PENERAPAN
PUTARAN TERBUKA DAN BERBAGI SUMBER DAYA UNTUK PROSES
KRIPTOGRAFI**

***OPTIMIZATION OF AES ALGORITHM BASED ON FPGA WITH THE
IMPLEMENTATION OF LOOP UNROLLING AND RESOURCE SHARING
FOR CRYPTOGRAPHIC PROCESSES***

Diajukan untuk memenuhi salah satu syarat memperoleh derajat Sarjana Sains
Program Studi Elektronika dan Instrumentasi



FEIVEL JETHRO EZHEKIEL

21/482712/PA/21042

**PROGRAM STUDI S1 ELEKTRONIKA DAN INSTRUMENTASI
DEPARTEMEN ILMU KOMPUTER DAN ELEKTRONIKA
FAKULTAS MATEMATIKA DAN ILMU PENGETAHUAN ALAM
UNIVERSITAS GADJAH MADA
YOGYAKARTA**

2024

SKRIPSI

**OPTIMASI ALGORITMA AES BERBASIS FPGA DENGAN PENERAPAN
PUTARAN TERBUKA DAN BERBAGI SUMBER DAYA UNTUK PROSES
KRIPTOGRAFI**

Telah dipersiapkan dan disusun oleh

Feivel Jethro Ezhekiel

21/482712/PA/21042

Telah dipertahankan di depan Tim Penguji
pada tanggal 20 Pebruari 2025

Susunan Tim Penguji

Mengetahui,

Dekan FMIPA UGM
Wakil Dekan Bidang Pendidikan, Pengajaran
dan Kemahasiswaan

Prof. Drs. Roto, M.Eng., Ph.D.
NIP. 196711171993031020

Nia Gella Augoestien, S.Si., M.Cs.
Ketua Penguji

Dr. Agfianto Eko Putra, M.Si.
Anggota Penguji

Prof. Dr. Jazi Eko Istiyanto, M.Sc.
Pembimbing Pertama

Oskar Natan, S.ST., M.Tr.T.
Pembimbing Kedua