

## INTISARI

Komunikasi sinkron adalah sistem komunikasi di mana pengirim dan penerima berada dalam satu waktu yang sinkron. Komunikasi sinkron memiliki kecepatan pengiriman tinggi dengan latensi rendah. Akan tetapi, komunikasi sinkron memiliki kelemahan yang berupa kebutuhan akan komponen diskrit untuk menjalankan sistem. Dalam perangkat komunikasi sinkron yang ada, banyaknya komponen diskrit serta kerumitan koneksi perkabelan mempersulit proses *troubleshooting* pada perangkat tersebut apabila terdapat komponen yang rusak atau parameter penelitian yang ingin diubah.

Untuk mengatasi keterbatasan di atas, penelitian ini membahas penggunaan *Field Programmable Gate Array* (FPGA) sebagai basis pada perangkat komunikasi sinkron. FPGA adalah salah satu jenis mikrokontroler yang memiliki kecepatan komunikasi tinggi untuk melakukan *multitasking* beberapa perintah yang dijalankan di dalamnya. Selain itu, pengaturan pada FPGA mudah dilakukan dengan menggunakan perangkat lunak berbasis VHDL sehingga tidak diperlukan banyak komponen fisik untuk melakukan percobaan tertentu. FPGA diharapkan dapat melakukan sistem komunikasi sinkron tanpa harus menggunakan komponen diskrit. Selain itu, penggunaan VHDL dapat mempermudah *troubleshooting* perangkat. Penelitian ini merancang bagian pemancar yang mampu mengirimkan serangkaian data serial komunikasi. Metodologi yang digunakan meliputi implementasi komunikasi berbasis FPGA, rancangan perangkat komunikasi sinkron, pengaturan *clock* berbasis *clock divider*, konektivitas antar perangkat yang digunakan, pengujian komunikasi sinkron, dan analisis data. Hasil penelitian menunjukkan bahwa prototipe alat merupakan alat yang efektif sebagai media pembelajaran komunikasi sinkron bagi mahasiswa aktif Teknik Elektro bidang Telekomunikasi.

Hasil penelitian ini berupa perangkat FPGA yang dapat menjalankan sistem komunikasi sinkron. Melalui FPGA, dapat dikembangkan blok-blok sistem komunikasi sinkron seperti blok masukan data, *clock divider*, *data address*, dekoder, *parallel-to-serial converter*, dan *multiplexer*. Blok-blok ini dapat menggantikan komponen diskrit penyusun sistem komunikasi sinkron sehingga penggunaan komponen perangkat keras yang dibutuhkan dapat dihemat. Selain itu, penggunaan FPGA juga memudahkan proses *troubleshooting* melalui pengaturan sistem komunikasi sinkron dengan menggunakan perangkat lunak berbasis VHDL.

Kata kunci : komunikasi sinkron, komunikasi digital, FPGA, VHDL, IC TM1638,

## ABSTRACT

*Synchronous communication is communication system where the transmitter and receiver are synchronized according to the same clock reference. In synchronous communication, high speed data transmission can be conducted with low latency. However, in synchronous communication, discrete components are required to run the system. In the existing synchronous communication devices, a large number of discrete components and the complexity of wiring connections complicate the troubleshooting process when there are damaged components or there is a necessity to alter the operating parameters.*

*To overcome the aforementioned limitations, this research discusses the use of Field Programmable Gate Array (FPGA) as a basis for synchronous communication devices. FPGA is an example of micro-controllers that is able to conduct high speed communication to execute several commands on it. In addition, the FPGA can be easily set up using VHDL-based software and therefore a large number of physical components is not required to run the system. FPGA is expected to be able to run synchronous communication systems without having to use discrete components. In addition, using VHDL can simplify the troubleshooting process on the device. In this research, the transmitting equipment was developed to transmit sequences of serial communication data. The research methodology includes the implementation of FPGA-based communication, the design of synchronous communication devices, the setting of clock frequencies using clock divider, the connecting of the used devices, the evaluation of synchronous communication, and the analysis of the result. The research results demonstrate the effectiveness of the prototype as a synchronous communication learning medium for active electrical engineering students in the field of telecommunications.*

*The research outcome is an FPGA device that is able to perform synchronous communication systems. Using FPGA, synchronous communication system blocks can be developed. These include data input blocks, clock divider, data address, decoder, parallel-to-serial converter, and multiplexer. These blocks can substitute the discrete components that form synchronous communication system leading to a smaller number of required hardware components. Apart from that, the use of FPGA also simplifies the troubleshooting process through the management of synchronous communication system using VHDL-based software.*

**Keywords :** *synchronous communication, digital communication, FPGA, VHDL, IC TM1638*