UNIVERSITAS
GADJAH MADA
Kendali Robot Manipulator dengan 6 Derajat Kebebasan Menggunakan FPGA
ZAIDAN HAKIM, Dr. Andi Dharmawan, S.Si, M.Cs.; Prof. Dr. Ir. Jazi Eko Istiyanto, M.Sc., IPU, ASEAN Eng.
Universitas Gadjah Mada, 2024 | Diunduh dari http://etd.repository.ugm.ac.id/

INTISARI

KENDALI ROBOT MANIPULATOR DENGAN 6 DERAJAT KEBEBASAN MENGGUNAKAN FPGA

Oleh:

Zaidan Hakim

20/459190/PA/19851

Munculnya alat Field-Programmable Gate Array (FPGA) berbasis *tools open-source* telah menandai tonggak penting dalam pengembangan desain perangkat keras, memungkinkan peneliti dan penghobi untuk menerapkan dan mengoptimalkan sistem digital dengan tingkat kendali dan fleksibilitas yang belum pernah terjadi sebelumnya. Dengan mendefinisikan ulang kemampuan FPGA berbasis *tools open-source* yang memiliki sumber daya yang rendah melalui pendekatan inovatif ini, penelitian ini menggarisbawahi potensi FPGA yang *support* dengan tools *open-source* untuk secara signifikan memajukan bidang desain sistem digital dan kendali robotika.

Penelitian ini mengeksplorasi penerapan alat pengembangan FPGA dengan *tools open-source*, khususnya Yosys dan *Nextpnr*, bagian dari alat pengembangan FPGA, untuk mengembangkan sistem kendali lengan robot 6 derajat kebebasan menggunakan FPGA dengan *tools open-source*, yang dikenal dengan sumber dayanya yang terbatas. Tujuan utamanya adalah untuk meningkatkan fungsionalitas FPGA ini untuk mendukung sistem kendali robot yang kompleks. Melalui penggunaan Modulasi Lebar Pulsa (PWM), interpolasi linier untuk penyesuaian siklus kerja dinamis, dan *Phase Locked Loop* (PLL) FPGA untuk presisi sinyal, penelitian ini berhasil menciptakan mekanisme kendali yang optimal. Pendekatan Finite *State* Machine (FSM) dengan pengatur waktu berbasis siklus *clock* digunakan untuk meningkatkan kendali gerakan. Proyek ini secara efektif menggunakan sumber daya FPGA, termasuk 594 Sel Logika, 12 blok RAM, 13 pin I/O, penyimpanan internal 3 GB, dan 1 PLL, mencapai perkiraan waktu 9,80 ns dan frekuensi operasional 102,04 MHz. Temuan ini menunjukkan efisiensi *tools open-source* dalam memfasilitasi desain digital yang kompleks pada FPGA terbatas dan potensinya untuk meningkatkan fungsionalitas sistem robot.

Kata kunci: FPGA, *Open source*, *Pulse Width Modulation*, *Phase Locked Loop*, Robot Lengan.

UNIVERSITAS
GADJAH MADA
Kendali Robot Manipulator dengan 6 Derajat Kebebasan Menggunakan FPGA
ZAIDAN HAKIM, Dr. Andi Dharmawan, S.Si, M.Cs.; Prof. Dr. Ir. Jazi Eko Istiyanto, M.Sc., IPU, ASEAN Eng.
Universitas Gadjah Mada, 2024 | Diunduh dari http://etd.repository.ugm.ac.id/

ABSTRACT

MANIPULATOR ROBOT CONTROL WITH 6 DEGREES OF FREEDOM USING FPGA

By:

Zaidan Hakim

20/459190/PA/19851

The emergence of open-source Field-Programmable Gate Array (FPGA) tools has marked an important milestone in the development of hardware design, enabling researchers and hobbyists to implement and optimize digital systems with an unprecedented level of control and flexibility. By redefining the capabilities of low-resource, open-source tool-based FPGAs through this innovative approach, this research underscores the potential of open-source tool-enabled FPGAs to significantly advance the fields of digital systems design and robotics control.

This research explores the application of FPGA development tools with open-source tools, specifically Yosys and Nextpnr, part of the FPGA development tools, to develop a 6 degrees of freedom robot arm control system using FPGAs with open-source tools, which are known for their limited resources. The main goal is to enhance the functionality of these FPGAs to support complex robot control systems. Through the use of Pulse Width Modulation (PWM), linear interpolation for dynamic duty cycle adjustment, and Phase Locked Loop (PLL) FPGA for signal precision, this research succeeded in creating an optimal control mechanism. A Finite State Machine (FSM) approach with a clock cycle based timer is used to improve motion control. This project effectively utilizes FPGA resources, including 594 Logic Cells, 12 RAM blocks, 13 I/O pins, 3 GB internal storage, and 1 PLL, achieving an estimated timing of 9.80 ns and an operational frequency of 102.04 MHz. These findings demonstrate the efficiency of open-source tools in facilitating complex digital designs on limited FPGAs and their potential to improve the functionality of robotic systems.

Keywords: FPGA, Open source, Pulse Width Modulation, Phase Locked Loop, Robot Arm.