

DAFTAR ISI

SKRIPSI.....	ii
HALAMAN PENGESAHAN.....	iii
PERNYATAAN BEBAS PLAGIASI	iv
KATA PENGANTAR	v
DAFTAR ISI.....	vi
DAFTAR GAMBAR	viii
DAFTAR TABEL	ix
INTISARI.....	x
ABSTRACT	xi
BAB I PENDAHULUAN	1
1.1 Latar Belakang	1
1.2 Rumusan Masalah	3
1.3 Batasan Masalah	3
1.4 Tujuan Penelitian.....	3
1.5 Manfaat Penelitian.....	3
1.7 Sistematika Penulisan.....	4
BAB II TINJAUAN PUSTAKA.....	6
BAB III LANDASAN TEORI.....	12
3.1 AES (Advanced Encryption Standard).....	12
3.2 Pipeline	14
3.3 FPGA (Field Programmable Gate Array).....	15
3.4 Nexys A7-100T	17
3.5 Analisis Perwaktuan	17
BAB IV ANALISI DAN PERANCANGAN SISTEM	18
4.1 Analisis Sistem	18
4.2 Tahapan Penelitian	18
4.3 Rancangan Implementasi Sistem.....	19
4.4 Rencana Pengujian Sistem	27
BAB V IMPLEMENTASI.....	28
5.1 Implementasi Sistem	28
5.2 Implementasi Desain Lapisan Atas (<i>Top Level Design</i>)	29
5.3 Modul AES_top.....	29

5.4	User Constraints	32
BAB VI HASIL DAN PEMBAHASAN		33
6.1	Pengujian Modul AES	33
6.2	Hasil Sintesis dan Implementasi Desain tingkat atas (<i>Top level design</i>)	34
6.3	Hasil Sintesis dan Implementasi Modul aes_top	35
6.4	Hasil Sintesis dan Implemeentasi Modul AES	35
6.5	Analisis Perwaktuan Sistem	36
6.6	Analisis Sumber Daya	38
6.7	Pengujian Implementasi Sistem ke FPGA	39
6.8	Perbandingan Hasil Penelitian ini dengan Penelitian Sebelumnya	41
BAB VII KESIMPULAN DAN SARAN		42
7.1	Kesimpulan	42
7.2	Saran	42
DAFTAR PUSTAKA		43