

## DAFTAR ISI

PERNYATAAN BEBAS PLAGIASI .....	iv
DAFTAR ISI.....	vii
DAFTAR GAMBAR .....	ix
DAFTAR TABEL.....	xi
1 BAB I PENDAHULUAN.....	1
1.1 Latar Belakang .....	1
1.2 Rumusan Masalah .....	3
1.3 Batasan Masalah.....	3
1.4 Tujuan Penelitian.....	3
1.5 Manfaat Penelitian.....	3
1.6 Metodologi Penelitian .....	4
1.7 Sistematika Penulisan.....	4
2 BAB II TINJAUAN PUSTAKA .....	6
3 BAB III DASAR TEORI .....	9
3.1 Tapis Adaptif.....	9
3.2 <i>Least Mean Square</i> (LMS).....	10
3.3 <i>Field Programmable Gate Array</i> (FPGA) .....	12
3.4 <i>Vedic Multiplier</i> .....	13
3.5 <i>ManchesterAdder</i> .....	15
3.6 <i>Nexys 4</i> .....	15
3.7 <i>VHSIC Hardware Description Language</i> (VHDL) .....	16
4 BAB IV PERANCANGAN SISTEM.....	17
4.1 Perancangan Sistem.....	17
4.2 Rancangan Algoritme LMS .....	18
4.3 Tahap Penghilang Derau .....	19
4.4 Rancangan <i>Vedic Multiplier</i> dan <i>Manchester Carry Chain Adder</i> .....	20

4.5	Rancangan Implementasi Sistem .....	24
4.6	Rencana Pengujian Sistem .....	29
5	<b>BAB V IMPLEMENTASI</b> .....	30
5.1	Implementasi Perangkat Keras .....	30
5.2	Implementasi Top Level.....	30
5.3	Modul Antarmuka Serial (UART) .....	31
5.4	Modul Data_path.....	32
5.5	Modul Control Unit.....	35
5.6	User Constrain.....	36
6	<b>BAB VI HASIL DAN PEMBAHASAN</b> .....	37
6.1	Pengujian Sistem .....	37
6.2	Hasil Sintesis dan Implementasi Modul <i>Control Unit</i> .....	43
6.3	Hasil Sintesis dan Implementasi Modul <i>Data_path</i> .....	43
7	<b>BAB VII KESIMPULAN DAN SARAN</b> .....	46
7.1	Kesimpulan.....	46
7.2	Kesimpulan.....	46
8	<b>DAFTAR PUSTAKA</b> .....	47